



IEC 60747-6

Edition 3.0 2016-04

INTERNATIONAL STANDARD

NORME INTERNATIONALE

**Semiconductor devices –
Part 6: Discrete devices – Thyristors**

**Dispositifs à semiconducteurs –
Partie 6: Dispositifs discrets – Thyristors**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.080.20

ISBN 978-2-8322-3296-5

**Warning! Make sure that you obtained this publication from an authorized distributor.
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

CONTENTS

FOREWORD.....	7
1 Scope.....	9
2 Normative references.....	9
3 Terms and definitions	9
3.1 General.....	9
3.2 Terms and definitions related to ratings and characteristics: currents	10
3.3 Terms and definitions related to ratings and characteristics: gate voltages and currents.....	11
3.4 Terms and definitions related to ratings and characteristics: power and energy dissipation	12
3.4.1 General	12
3.4.2 Instantaneous power during a cycle.....	12
3.4.3 Mean power dissipation.....	14
3.4.4 Energy dissipation.....	15
3.5 Terms and definitions related to ratings and characteristics: recovery times and other characteristics	16
3.5.1 On-state	16
3.5.2 Recovery times	16
3.5.3 Times and rates of rise characterizing gate-controlled turn-on.....	18
3.5.4 Times and rates of rise characterizing gate-controlled turn-off.....	19
3.5.5 Recovered charges	22
3.6 Mechanical ratings	22
4 Letter symbols.....	23
4.1 General.....	23
4.2 Additional general subscripts.....	23
4.3 List of letter symbols	23
5 Ratings and characteristics for thyristors.....	26
5.1 Ratings (limiting values).....	26
5.1.1 Storage temperatures (T_{stg}).....	26
5.1.2 Junction temperature ($T_{vj(min)}$, $T_{vj(m)}$).....	26
5.1.3 Operating ambient or case temperature (T_a or T_c)	26
5.1.4 Total power dissipation (P_{tot} or P_C).....	26
5.1.5 Gate power dissipation.....	26
5.1.6 Frequency ratings	26
5.1.7 Special requirements for mounting	26
5.1.8 Principle anode-cathode voltages	27
5.1.9 Gate voltages	27
5.1.10 Principal anode cathode currents	28
5.1.11 Peak forward gate current (I_{FGM})	35
5.2 Characteristics	35
5.2.1 General	35
5.2.2 Reverse current (I_R)	35
5.2.3 Reverse conducting voltage (V_{RC}) (for reverse conducting thyristors).....	35
5.2.4 Continuous (direct) off-state current (I_D)	35
5.2.5 On-state voltage (V_T).....	35
5.2.6 On-state characteristics (where appropriate).....	35

5.2.7	Peak sinusoidal on-state voltage (V_{TM})	36
5.2.8	Threshold voltage ($V_{T(TO)}$ / V_{TO})	36
5.2.9	On-state slope resistance (r_T)	36
5.2.10	Holding current (I_H)	36
5.2.11	Latching current (I_L)	36
5.2.12	Repetitive peak off-state current (I_{DRM})	36
5.2.13	Repetitive peak reverse current (I_{RRM})	36
5.2.14	Gate-trigger current (I_{GT}) and gate-trigger voltage (V_{GT})	37
5.2.15	Gate non-trigger current (I_{GD}) and gate non-trigger voltage (V_{GD})	37
5.2.16	Sustaining gate current (I_{FGSUS}) for GTO only	38
5.2.17	Peak gate turn-off current (I_{RGQM}) for GTO only	38
5.2.18	Peak tail current (I_{ZM}) for GTO only	38
5.2.19	Characteristic time intervals	39
5.2.20	Total power dissipation	41
5.2.21	Turn-on energy dissipation (E_{ON}) for GTO preferably	42
5.2.22	On-state energy dissipation (E_T) for GTO preferably	42
5.2.23	Turn-off energy dissipation (E_Q) for GTO preferably	43
5.2.24	Recovered charge (Q_r) (where appropriate)	43
5.2.25	Peak reverse recovery current (I_{rrm})(where appropriate)	43
5.2.26	Reverse recovery time (t_{rr}) (where appropriate)	43
5.2.27	Thermal resistance junction to ambient ($R_{th(j-a)}$)	43
5.2.28	Thermal resistance junction to case ($R_{th(j-c)}$)	43
5.2.29	Thermal resistance case to heat sink ($R_{th(c-s)}$)	43
5.2.30	Thermal resistance junction to heat sink ($R_{th(j-s)}$)	44
5.2.31	Transient thermal impedance junction to ambient ($Z_{th(j-a)}$)	44
5.2.32	Transient thermal impedance junction to case ($Z_{th(j-c)}$)	44
5.2.33	Transient thermal impedance junction to heat sink ($Z_{th(j-s)}$)	44
6	Measuring and test methods	44
6.1	General	44
6.2	Measuring methods for electrical characteristics	44
6.2.1	On-state voltage (V_T)	44
6.2.2	Repetitive peak reverse current (I_{RRM})	47
6.2.3	Latching current (I_L)	48
6.2.4	Holding current (I_H)	50
6.2.5	Off-state current (I_D)	51
6.2.6	Repetitive peak off state current (I_{DRM})	52
6.2.7	Gate trigger current or voltage (I_{GT}), (V_{GT})	53
6.2.8	Gate non-trigger voltage (V_{GD}) and gate non-trigger current (I_{GD})	54
6.2.9	Gate controlled delay time (t_d) and turn-on time (t_{gt})	56
6.2.10	Circuit commutated turn-off time (t_q)	58
6.2.11	Critical rate of rise of off-state voltage ($dv/dt_{(cr)}$)	61
6.2.12	Critical rate of rise of commutating voltage of triacs ($dv/dt_{(com)}$)	63
6.2.13	Recovered charge (Q_r) and reverse recovery time (t_{rr})	69
6.2.14	Circuit commutated turn-off time (t_q) of a reverse conducting thyristor	73
6.2.15	Turn-off behaviour of turn-off thyristors (for GTO)	75
6.2.16	Total energy dissipation during one cycle (for fast switching thyristors)	78
6.3	Verification test methods for ratings (limiting values)	79
6.3.1	Non-repetitive peak reverse voltage (V_{RSM})	79
6.3.2	Non-repetitive peak off-state voltage (V_{DSM})	80

6.3.3	Surge (non-repetitive) on-state current (I_{TSM}).....	81
6.3.4	On-state current ratings of fast-switching thyristors.....	83
6.3.5	Critical rate of rise of on-state current ($di/dt_{(cr)}$)	94
6.3.6	Peak case non-rupture current (I_{RSMC})	97
6.4	Measuring methods for thermal characteristics	98
6.4.1	General	98
6.4.2	Measurement of the case temperature.....	98
6.4.3	Measuring methods for thermal resistance (R_{th}) and transient thermal impedance (Z_{th}).....	99
6.4.4	Measurement method of thermal resistance and impedance (Method A).....	99
6.4.5	Measurement method of thermal resistance and impedance (Method B).....	102
6.4.6	Measurement method of thermal resistance and impedance (Method C, for GTO thyristors only).....	113
6.4.7	Measurement method of thermal resistance and impedance (Method D, for GTO thyristors only).....	117
7	Requirements for type tests and routine tests, marking of thyristors and endurance tests.....	120
7.1	Type tests	120
7.2	Routine tests.....	120
7.3	Measuring and test methods.....	121
7.4	Marking of thyristors.....	121
7.5	Endurance tests	121
7.5.1	General requirements.....	121
7.5.2	Specific requirements.....	122
7.5.3	Acceptance-defining characteristics and criteria for endurance tests	122
7.5.4	Acceptance-defining characteristics and criteria for reliability tests.....	122
7.5.5	Procedure in case of a testing error	122
	Bibliography	124
	Figure 1 – Peak values of on-state currents.....	10
	Figure 2 – Partial power (dissipation) of turn-off thyristors at absolute long on-state period.....	13
	Figure 3 – Components of dynamic on-state energy dissipation of turn-off thyristors at absolute short on-state period.....	15
	Figure 4 – Reverse recovery time.....	16
	Figure 5 – Off-state recovery time	17
	Figure 6 – Circuit-commutated turn-off time	18
	Figure 7 – Gate-controlled turn-on times	19
	Figure 8 – Gate-controlled turn-off times	21
	Figure 9 – Recovered charge Q_r	22
	Figure 10 – Application of gate voltages for thyristors	28
	Figure 11 – Peak sinusoidal currents and typical waveforms at higher frequencies	32
	Figure 12 – Peak trapezoidal currents and typical waveforms at higher frequencies	34
	Figure 13 – Forward gate voltage versus forward gate current	38
	Figure 14 – Examples of current and voltage wave shapes during turn-off of a thyristor under various circuit conditions	39
	Figure 15 – Curves with total energy dissipation E_p as parameter and sinusoidal current pulse	41

Figure 16 – Curves with total energy dissipation E_p as parameter and trapezoidal current pulse	42
Figure 17 – Recovered charge Q_r , peak reverse recovery current I_{rrm} , reverse recovery time t_{rr} (idealized characteristics).....	43
Figure 18 – Circuit for measurement of on-state voltage (d.c. method)	45
Figure 19 – Circuit for measurement of on-state voltage (oscilloscope method)	45
Figure 20 – Graphic representation of on-state voltage versus current characteristic (oscilloscope method)	46
Figure 21 – Circuit diagram for measurement of on-state voltage (pulse method)	46
Figure 22 – Circuit diagram for measuring peak reverse current.....	48
Figure 23 – Circuit diagram for measuring latching current.....	49
Figure 24 – Waveform of the latching current	50
Figure 25 – Circuit diagram for measuring holding current	51
Figure 26 – Circuit diagram for measuring off-state current (d.c. method).....	52
Figure 27 – Circuit diagram for measuring peak off-state current.....	52
Figure 28 – Circuit diagram for measuring gate trigger current and/or voltage	53
Figure 29 – Circuit diagram for measuring gate non-trigger current and/or voltage.....	55
Figure 30 – Circuit diagram for measuring the gate controlled delay time and turn-on time ..	56
Figure 31 – On-state current waveform of a thyristor.....	57
Figure 32 – Off-state voltage and current waveform of a thyristor.....	58
Figure 33 – Thyristor switching waveforms	59
Figure 34 – Diagram of basic circuit	60
Figure 35 – Circuit diagram for measuring critical rate of rise of off-state voltage	61
Figure 36 – Waveform.....	61
Figure 37 – Measurement circuit for exponential rate of rise	62
Figure 38 – Measurement circuit for critical rate of rise of commutating voltage.....	64
Figure 39 – Waveforms	65
Figure 40 – Circuit diagram for high current triacs	66
Figure 41 – Waveforms with high and low di/dt	67
Figure 42 – Circuit diagram for recovered charge and reverse recovery time (half sine wave method).....	69
Figure 43 – Current waveform through the thyristor T	70
Figure 44 – Circuit diagram for recovered charge and reverse recover time (rectangular wave method).....	71
Figure 45 – Current waveform through the thyristor T	72
Figure 46 – Circuit diagram for measuring circuit commutated turn-off time of reverse conducting thyristor	73
Figure 47 – Current and voltage waveforms of commutated turn-off time of reverse conducting thyristor	74
Figure 48 – Circuit diagram to measure turn-off behaviour of turn-off thyristors	76
Figure 49 – Voltage and current waveforms during turn-off	76
Figure 50 – Circuit diagram for measuring non-repetitive peak reverse voltage rating	79
Figure 51 – Circuit diagram for measuring non-repetitive peak off-state voltage rating.....	80
Figure 52 – Circuit diagram for measuring surge (non-repetitive) on-state current rating.....	82

Figure 53 – Basic circuit and test waveforms for sinusoidal on-state current with reverse voltage	84
Figure 54 – Extended circuit diagram for measuring sinusoidal on-state current with reverse voltage	85
Figure 55 – Basic circuit and test waveforms for sinusoidal on-state current with reverse voltage suppressed.	87
Figure 56 – Extended circuit diagram for measuring sinusoidal on-state current with reverse voltage suppressed	88
Figure 57 – Basic circuit diagram and test waveforms for trapezoidal on-state current with reverse voltage applied.....	90
Figure 58 – Basic circuit and test waveforms for trapezoidal on-state current with reverse voltage suppressed	92
Figure 59 – Circuit diagram for measuring critical rate of rise of on-state current.....	94
Figure 60 – On-state current waveform for di/dt rating	96
Figure 61 – Circuit diagram for measuring peak case non-rupture current	97
Figure 62 – Waveform of the reverse current i_R through the thyristor under test.....	97
Figure 63 – Basic circuit diagram for the measurement of R_{th} (Method A)	100
Figure 64 – Basic circuit diagram for the measurement of $Z_{th}(t)$ (Method A)	101
Figure 65 – Superposition of the reference current pulse on different on-state currents	103
Figure 66 – Waveforms for power dissipation and virtual junction temperature (general case).....	104
Figure 67 – Calibration curve	106
Figure 68 – Basic circuit diagram for the measurement of R_{th} (Method B)	108
Figure 69 – Waveforms for measuring thermal resistance	109
Figure 70 – Basic circuit diagram for the measurement of $Z_{th}(t)$ (Method B)	111
Figure 71 – Waveforms for measuring transient thermal impedance	111
Figure 72 – Basic circuit diagram for the measurement of R_{th} (Method C)	114
Figure 73 – Waveforms for measuring thermal resistance	114
Figure 74 – Basic circuit diagram for the measurement of $Z_{th}(t)$ (Method C).....	116
Figure 75 – Waveforms for measuring the transient thermal impedance of a gate turn-off thyristor	116
Figure 76 – Calibration and measurement arrangement for the heat flow method	118
Table 1 – Additional general subscripts	23
Table 2 – Principal voltages, anode-cathode voltages.....	24
Table 3 – Principal currents, anode currents, cathode currents	24
Table 4 – Gate voltages	24
Table 5 – Gate currents	24
Table 6 – Time quantities.....	25
Table 7 – Power dissipation	25
Table 8 – Sundry quantities.....	25
Table 9 – Minimum type and routine tests for reverse-blocking triode thyristors.....	121
Table 10 – Acceptance-defining characteristics after endurance tests	122
Table 11 – Conditions for endurance tests.....	123

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –**Part 6: Discrete devices – Thyristors**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as “IEC Publication(s)”). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-6 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices.

This third edition cancels and replaces the second edition, published in 2000. This edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) Clauses 3, 4, 5, 6, and 7 were amended with some deletions of information no longer in use or already included in other parts of the IEC 60747 series, and with some necessary additions;
- b) some parts of Clause 8 and Clause 9 were moved and added to Clause 7 of this third edition;
- c) Clause 8 and 9 were deleted in this third edition;
- d) Annex A was deleted.

This International Standard is to be used in conjunction with IEC 60747-1:2006 and Amendment 1:2010.

The text of this standard is based on the following documents:

FDIS	Report on voting
47E/532/FDIS	47E/538/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 60747 series, published under the general title *Semiconductor devices*, can be found on the IEC website.

Future standards in this series will carry the new general title as cited above. Titles of existing standards in this series will be updated at the time of the next edition.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

SEMICONDUCTOR DEVICES –

Part 6: Discrete devices – Thyristors

1 Scope

This part of IEC 60747 provides standards for the following types of discrete semiconductor devices:

- reverse-blocking triode thyristors;
- reverse-conducting (triode) thyristors;
- bidirectional triode thyristors (triacs);
- turn-off thyristors.

If no ambiguity is likely to occur, any of the above may be referred to as thyristors.

2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60747-1:2006, *Semiconductor devices – Part 1: General*
IEC 60747-1:2006/AMD1:2010

IEC 60749-23, *Semiconductor devices – Mechanical and climatic test methods– Part 23: High temperature operating life*

IEC 60749-25, *Semiconductor devices – Mechanical and climatic test methods – Part 25: Temperature cycling*

IEC 60749-34:2010, *Semiconductor devices – Mechanical and climatic test methods – Part 34: Power cycling*

SOMMAIRE

AVANT-PROPOS.....	132
1 Domaine d'application	134
2 Références normatives	134
3 Termes et définitions	134
3.1 Généralités	134
3.2 Termes et définitions relatifs aux valeurs assignées et aux caractéristiques: courants	135
3.3 Termes et définitions relatifs aux valeurs assignées et aux caractéristiques: tensions et courants de gâchette	136
3.4 Termes et définitions relatifs aux valeurs assignées et aux caractéristiques: dissipation de puissance et d'énergie	137
3.4.1 Généralités	137
3.4.2 Puissance instantanée pendant un cycle	137
3.4.3 Dissipation de puissance moyenne.....	139
3.4.4 Dissipation d'énergie	140
3.5 Termes et définitions relatifs aux valeurs assignées et aux caractéristiques: temps de recouvrement et autres caractéristiques	141
3.5.1 État passant	141
3.5.2 Temps de recouvrement.....	141
3.5.3 Temps et taux d'amorçage commandé par gâchette de caractérisation de croissance	143
3.5.4 Temps et taux de désamorçage de caractérisation de croissance commandés par la gâchette	145
3.5.5 Charges recouvrées.....	148
3.6 Valeurs assignées mécaniques	148
4 Symboles littéraux	149
4.1 Généralités	149
4.2 Indices généraux supplémentaires	149
4.3 Liste de symboles littéraux.....	149
5 Valeurs assignées et caractéristiques pour les thyristors.....	152
5.1 Valeurs assignées (valeurs limites)	152
5.1.1 Températures de stockage (T_{stg}).....	152
5.1.2 Température de jonction ($T_{vj(min)}$, $T_{vj(m)}$)	152
5.1.3 Température ambiante de fonctionnement ou température du boîtier (T_a ou T_C).....	152
5.1.4 Dissipation de puissance totale (P_{tot} ou P_C)	152
5.1.5 Dissipation de puissance de gâchette	152
5.1.6 Valeurs assignées de fréquence	152
5.1.7 Exigences spéciales relatives au montage.....	152
5.1.8 Tensions principales anode-cathode	153
5.1.9 Tensions de gâchette.....	153
5.1.10 Courants principaux anode-cathode	154
5.1.11 Courant direct de pointe de gâchette (I_{FGM}).....	161
5.2 Caractéristiques.....	161
5.2.1 Généralités	161
5.2.2 Courant inverse (I_R)	161
5.2.3 Tension passant en inverse (V_{RC}) (pour thyristors passant en inverse)	161

5.2.4	Courant (continu) permanent à l'état bloqué (I_D)	161
5.2.5	Tension à l'état passant (V_T).....	161
5.2.6	Caractéristiques à l'état passant (le cas échéant).....	162
5.2.7	Tension sinusoïdale de pointe à l'état passant (V_{TM})	162
5.2.8	Tension de seuil ($V_{T(TO)} / V_{TO}$)	162
5.2.9	Résistance apparente à l'état passant (r_T)	162
5.2.10	Courant hypostatique (ou de maintien) (I_H)	162
5.2.11	Courant d'accrochage (I_L).....	162
5.2.12	Courant de pointe répétitif à l'état bloqué (I_{DRM}).....	163
5.2.13	Courant inverse de pointe répétitif (I_{RRM})	163
5.2.14	Courant d'amorçage par la gâchette (I_{GT}) et tension de gâchette d'amorçage (V_{GT}).....	163
5.2.15	Courant de non-amorçage par la gâchette (I_{GD}) et tension de gâchette de non-amorçage (V_{GD})	163
5.2.16	Courant de gâchette permanent (I_{FGSUS}) pour GTO uniquement.....	164
5.2.17	Courant de coupure de gâchette de pointe (I_{RGQM}) pour GTO uniquement.....	164
5.2.18	Courant de queue de pointe (I_{ZM}) pour GTO uniquement.....	164
5.2.19	Intervalles de temps caractéristiques	165
5.2.20	Dissipation de puissance totale	167
5.2.21	Dissipation d'énergie à l'établissement du courant (E_{ON}) pour GTO de préférence	169
5.2.22	Dissipation d'énergie à l'état passant (E_T) pour GTO de préférence	169
5.2.23	Dissipation d'énergie de désamorçage (E_Q) pour GTO de préférence.....	169
5.2.24	Charge recouvrée (Q_r) (le cas échéant).....	170
5.2.25	Courant de récupération inverse de pointe (I_{rrm}) (le cas échéant).....	170
5.2.26	Temps de récupération inverse (t_{rr}) (le cas échéant).....	170
5.2.27	Résistance thermique de la jonction à la température ambiante ($R_{th(j-a)}$) 170	
5.2.28	Résistance thermique de la jonction à la température du boîtier ($R_{th(j-c)}$)	170
5.2.29	Résistance thermique du boîtier par rapport à celle du dissipateur thermique ($R_{th(c-s)}$).....	170
5.2.30	Résistance thermique de la jonction par rapport à celle du dissipateur thermique ($R_{th(j-s)}$).....	170
5.2.31	Impédance thermique transitoire de jonction à la température ambiante ($Z_{th(j-a)}$)	171
5.2.32	Impédance thermique transitoire de jonction à la température du boîtier ($Z_{th(j-c)}$)	171
5.2.33	Impédance thermique transitoire de jonction par rapport à celle du dissipateur thermique ($Z_{th(j-s)}$)	171
6	Méthodes de mesure et d'essai	171
6.1	Généralités	171
6.2	Méthodes de mesure des caractéristiques électriques	171
6.2.1	Tension à l'état passant (V_T).....	171
6.2.2	Courant inverse de pointe répétitif (I_{RRM})	174
6.2.3	Courant d'accrochage (I_L).....	175
6.2.4	Courant hypostatique (ou de maintien) (I_H).....	177
6.2.5	Courant à l'état bloqué (I_D).....	179
6.2.6	Courant de pointe répétitif à l'état bloqué (I_{DRM}).....	179
6.2.7	Courant ou tension d'amorçage par la gâchette (I_{GT}), (V_{GT}).....	180

6.2.8	Tension de non-amorçage par la gâchette (V_{GD}) et courant de non-amorçage par la gâchette (I_{GD}).....	182
6.2.9	Temps de délai de désamorçage commandé par la gâchette (t_d) et temps d'amorçage commandé par la gâchette (t_{gt}).....	183
6.2.10	Temps de désamorçage commuté par circuit (t_q).....	185
6.2.11	Vitesse critique de croissance de la tension à l'état bloqué ($dv/dt_{(cr)}$).....	188
6.2.12	Vitesse critique de croissance de la tension de commutation des triacs ($dv/dt_{(com)}$).....	191
6.2.13	Charge recouvrée (Q_r) et temps de récupération inverse (t_{rr}).....	197
6.2.14	Temps de désamorçage commuté par circuit (t_q) d'un thyristor passant en inverse.....	201
6.2.15	Caractéristiques de désamorçage des thyristors blocables (pour GTO).....	203
6.2.16	Dissipation d'énergie totale pendant un cycle (pour les thyristors à commutation rapide).....	207
6.3	Méthodes d'essai de vérification pour les valeurs assignées (valeurs limites)	207
6.3.1	Tension inverse de pointe non répétitive (V_{RSM}).....	207
6.3.2	Tension de pointe non répétitive à l'état bloqué (V_{DSM}).....	209
6.3.3	Courant (non répétitif) de surcharge accidentelle à l'état passant (I_{TSM}) 210	
6.3.4	Valeurs assignées du courant à l'état passant des thyristors à commutation rapide	212
6.3.5	Vitesse critique de croissance du courant à l'état passant ($di/dt_{(cr)}$).....	223
6.3.6	Courant de pointe pour non-rupture du boîtier (I_{RSMC}).....	225
6.4	Méthodes de mesure des caractéristiques thermiques.....	227
6.4.1	Généralités.....	227
6.4.2	Mesurage de la température du boîtier.....	227
6.4.3	Méthodes de mesure pour la résistance thermique (R_{th}) et l'impédance thermique transitoire (Z_{th}).....	228
6.4.4	Méthode de mesure de la résistance thermique et de l'impédance thermique (Méthode A).....	228
6.4.5	Méthode de mesure de la résistance thermique et de l'impédance thermique (Méthode B).....	231
6.4.6	Méthode de mesure de la résistance et de l'impédance thermiques (Méthode C, pour thyristors GTO seulement).....	243
6.4.7	Méthode de mesure de la résistance et de l'impédance thermiques (Méthode D, pour thyristors GTO seulement).....	247
7	Exigences pour les essais de type et essais individuels de série, marquage des thyristors et essais d'endurance.....	250
7.1	Essais de type	250
7.2	Essais individuels de série.....	250
7.3	Méthodes de mesure et d'essai.....	251
7.4	Marquage des thyristors.....	251
7.5	Essais d'endurance.....	251
7.5.1	Exigences générales.....	251
7.5.2	Exigences spécifiques.....	251
7.5.3	Critères d'acceptation et caractéristiques définissant l'acceptation pour les essais d'endurance	252
7.5.4	Critères d'acceptation et caractéristiques définissant l'acceptation pour les essais de fiabilité.....	252
7.5.5	Procédure à suivre dans le cas d'une erreur d'essai.....	252
	Bibliographie.....	254

Figure 1 – Valeurs de pointe des courants à l'état passant	135
Figure 2 – Puissance partielle (dissipation) des thyristors blocables pendant une longue période absolue à l'état passant	138
Figure 3 – Composantes de la dissipation d'énergie dynamique à l'état passant des thyristors blocables pendant une courte période absolue à l'état passant	140
Figure 4 – Temps de récupération en inverse.....	142
Figure 5 – Temps de recouvrement à l'état bloqué	142
Figure 6 – Temps de désamorçage commuté par circuit	143
Figure 7 – Temps d'amorçage commandés par gâchette	145
Figure 8 – Temps de désamorçage commandés par gâchette.....	147
Figure 9 – Charge recouvrée Q_r	148
Figure 10 – Application des tensions de gâchette pour les thyristors	154
Figure 11 – Courants sinusoïdaux de pointe et formes d'onde typiques aux fréquences élevées	158
Figure 12 – Courants trapézoïdaux de pointe et formes d'onde typiques aux fréquences élevées	160
Figure 13 – Tension directe de gâchette en fonction du courant direct de gâchette.....	164
Figure 14 – Exemples de formes d'onde du courant et de la tension pendant le désamorçage d'un thyristor pour différents circuits.....	166
Figure 15 – Courbes avec comme paramètre la dissipation d'énergie totale E_p et une impulsion sinusoïdale de courant	168
Figure 16 – Courbes avec comme paramètre la dissipation d'énergie totale E_p et une impulsion trapézoïdale de courant.....	169
Figure 17 – Charge recouvrée Q_r , courant de récupération inverse de pointe I_{rrm} , temps de récupération inverse t_{rr} (caractéristiques idéales)	170
Figure 18 – Circuit de mesure de la tension à l'état passant (méthode en courant continu).....	172
Figure 19 – Circuit de mesure de la tension à l'état passant (méthode de l'oscilloscope) 172	
Figure 20 – Courbe de la tension à l'état passant en fonction de la caractéristique de courant (méthode de l'oscilloscope).....	173
Figure 21 – Circuit de mesure de la tension à l'état passant (méthode en impulsions)	173
Figure 22 – Circuit de mesure du courant inverse de pointe	175
Figure 23 – Circuit de mesure du courant d'accrochage	176
Figure 24 – Forme d'onde du courant d'accrochage	177
Figure 25 – Circuit de mesure du courant hypostatique	178
Figure 26 – Circuit de mesure du courant à l'état bloqué (méthode en courant continu)	179
Figure 27 – Circuit de mesure du courant de pointe à l'état bloqué	180
Figure 28 – Circuit de mesure du courant et/ou de la tension d'amorçage par la gâchette	181
Figure 29 – Circuit de mesure du courant et/ou de la tension de non-amorçage par la gâchette	182
Figure 30 – Circuit de mesure du temps de délai de désamorçage commandé par la gâchette et du temps d'amorçage commandé par la gâchette	183
Figure 31 – Forme d'onde du courant à l'état passant d'un thyristor	184
Figure 32 – Forme d'onde du courant et de la tension à l'état bloqué d'un thyristor.....	185
Figure 33 – Formes d'onde pendant la commutation du thyristor	186

Figure 34 – Schéma de principe du circuit.....	187
Figure 35 – Circuit de mesure de la vitesse critique de croissance de la tension à l'état bloqué.....	188
Figure 36 – Forme d'onde.....	189
Figure 37 – Circuit de mesure de la vitesse de croissance exponentielle.....	190
Figure 38 – Circuit de mesure de la vitesse critique de croissance de la tension de commutation.....	191
Figure 39 – Formes d'onde.....	193
Figure 40 – Circuit de mesure pour les triacs à fort courant.....	194
Figure 41 – Formes d'ondes pour une forte et une faible valeur de di/dt	195
Figure 42 – Circuit de mesure pour la charge recouvrée et le temps de récupération inverse (méthode en demi-onde sinusoïdale).....	197
Figure 43 – Forme d'onde du courant traversant le thyristor T.....	198
Figure 44 – Circuit de mesure de la charge recouvrée et du temps de recouvrement inverse (méthode en onde rectangulaire).....	199
Figure 45 – Forme d'onde du courant traversant le thyristor T.....	200
Figure 46 – Circuit de mesure du temps de désamorçage commuté par circuit d'un thyristor passant en inverse.....	201
Figure 47 – Formes d'onde de courant et de tension du temps de désamorçage commuté d'un thyristor passant en inverse.....	202
Figure 48 – Circuit de mesure des caractéristiques de désamorçage des thyristors blocables.....	204
Figure 49 – Formes d'ondes des tensions et courants pendant le désamorçage.....	204
Figure 50 – Circuit de mesure de la valeur assignée de la tension inverse de pointe non répétitive.....	208
Figure 51 – Circuit de mesure de la valeur assignée de la tension de pointe non répétitive à l'état bloqué.....	209
Figure 52 – Circuit de mesure de la valeur assignée du courant (non répétitif) de surcharge accidentelle à l'état passant.....	210
Figure 53 – Circuit de mesure et formes d'ondes d'essai pour le courant sinusoïdal à l'état passant avec application d'une tension inverse.....	213
Figure 54 – Circuit de mesure détaillé du courant sinusoïdal à l'état passant avec application d'une tension inverse.....	214
Figure 55 – Circuit de mesure de base et formes d'onde d'essai pour le courant sinusoïdal à l'état passant sans application de la tension inverse.....	215
Figure 56 – Circuit détaillé de mesure du courant sinusoïdal à l'état passant sans application de la tension inverse.....	216
Figure 57 – Circuit de mesure et formes d'ondes d'essai pour le courant trapézoïdal à l'état passant avec application de la tension inverse.....	218
Figure 58 – Circuit de mesure de base et formes d'ondes d'essai du courant trapézoïdal à l'état passant sans application de la tension inverse.....	221
Figure 59 – Circuit de mesure de la vitesse critique de croissance du courant à l'état passant.....	223
Figure 60 – Forme d'onde du courant à l'état passant pour la valeur assignée de di/dt	224
Figure 61 – Circuit de mesure du courant de pointe pour non-rupture de boîtier.....	226
Figure 62 – Forme d'onde du courant inverse i_R traversant le thyristor en essai.....	226
Figure 63 – Schéma de base pour le mesurage de R_{th} (méthode A).....	229
Figure 64 – Schéma de base de mesure de $Z_{th}(t)$ (méthode A).....	230

Figure 65 – Superposition de l'impulsion de courant de référence aux différents courants à l'état passant.....	232
Figure 66 – Formes d'onde pour la dissipation de puissance et la température virtuelle de jonction (cas général)	233
Figure 67 – Courbe d'étalonnage	236
Figure 68 – Schéma de base de mesure de R_{th} (Méthode B).....	238
Figure 69 – Formes d'onde pour la mesure de la résistance thermique	238
Figure 70 – Schéma de base de mesure de $Z_{th}(t)$ (Méthode B).....	240
Figure 71 – Formes d'onde pour la mesure de l'impédance thermique transitoire	241
Figure 72 – Schéma de base de mesure de R_{th} (Méthode C).....	243
Figure 73 – Formes d'ondes pour le mesurage de la résistance thermique	244
Figure 74 – Schéma de base de mesure de $Z_{th}(t)$ (Méthode C)	245
Figure 75 – Formes d'ondes pour le mesurage de l'impédance thermique transitoire d'un thyristor blocable par la gâchette.....	246
Figure 76 – Étalonnage et montage de mesure pour la méthode du flux de chaleur	248
Tableau 1 – Indices généraux supplémentaires	149
Tableau 2 – Tensions principales, tensions anode-cathode	150
Tableau 3 – Courants principaux, courants d'anode, courants de cathode	150
Tableau 4 – Tensions de gâchette	150
Tableau 5 – Courants de gâchette	150
Tableau 6 – Grandeurs de temps	151
Tableau 7 – Dissipation de puissance	151
Tableau 8 – Grandeurs diverses	151
Tableau 9 – Essais de type et essais individuels de série minimaux pour les thyristors triodes bloqués en inverse	251
Tableau 10 – Caractéristiques définissant l'acceptation après les essais d'endurance	252
Tableau 11 – Conditions pour les essais d'endurance	253

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

Partie 6: Dispositifs discrets – Thyristors

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 60747-6 a été établie par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de l'IEC: Dispositifs à semiconducteurs.

Cette troisième édition annule et remplace la deuxième édition, parue en 2000. Cette édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) Les Articles 3, 4, 5, 6 et 7 ont été modifiés en procédant d'une part à des suppressions d'informations ne faisant plus l'objet d'une application ou figurant déjà dans d'autres parties de la série IEC 60747, et d'autre part à des ajouts nécessaires.
- b) Certaines parties de l'Article 8 et de l'Article 9 ont été déplacées et ajoutées à l'Article 7 dans cette troisième édition.

- c) L'Article 8 et l'Article 9 ont été supprimés dans cette troisième édition.
- d) L'Annexe A a été supprimée.

Cette Norme Internationale doit être utilisée conjointement avec l'IEC 60747-1:2006 et l'Amendement 1:2010.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47E/532/FDIS	47E/538/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 60747, publiées sous le titre général *Dispositifs à semiconducteurs*, peut être consultée sur le site web de l'IEC.

Les futures normes de cette série porteront dorénavant le nouveau titre général cité ci-dessus. Le titre des normes existant déjà dans cette série sera mis à jour lors de la prochaine édition.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

DISPOSITIFS À SEMICONDUCTEURS –

Partie 6: Dispositifs discrets – Thyristors

1 Domaine d'application

La présente partie de l'IEC 60747 donne les normes pour les types suivants de dispositifs discrets à semiconducteurs:

- les thyristors triodes bloqués en inverse,
- les thyristors (triodes) passants en inverse,
- les thyristors triodes bidirectionnels (triacs),
- les thyristors blocables.

En l'absence de toute ambiguïté, les dispositifs cités ci-dessus peuvent être désignés thyristors.

2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60747-1:2006, *Dispositifs à semiconducteurs – Partie 1: Généralités*
IEC 60747-1:2006/AMD1:2010

IEC 60749-23, *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 23: Durée de vie en fonctionnement à haute température*

IEC 60749-23:2004/AMD1:2011 IEC 60749-25:2003, *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 25: Cycles de température*

IEC 60749-34:2010, *Dispositifs à semiconducteurs – Méthodes d'essais mécaniques et climatiques – Partie 34: Cycles en puissance*